

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-215111

(43)Date of publication of application : 31.07.2002

(51)Int.Cl.

G09G 3/36
G02F 1/133
G09G 3/20
H04N 5/66

(21)Application number : 2001-009667

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 18.01.2001

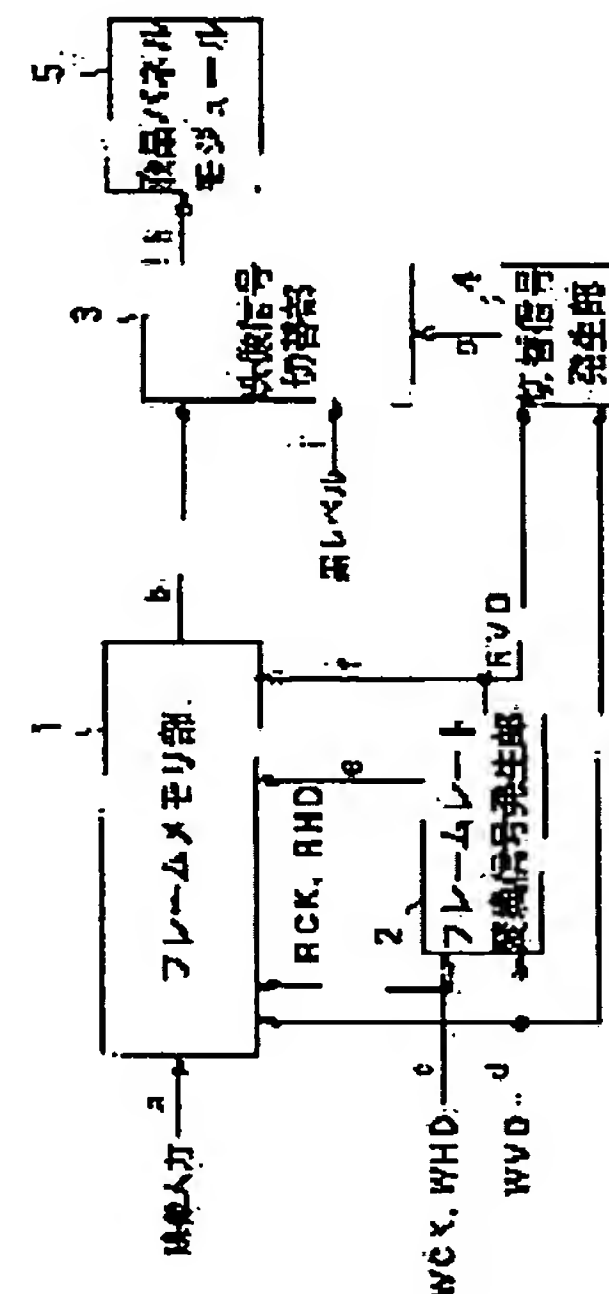
(72)Inventor : OGASAWARA KATSUICHI

(54) VIDEO DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a moving picture from blurring in a video display device using a hold type display device.

SOLUTION: A frame memory part 1 stores a frame of input video signals. A frame rate conversion signal generator 2 generates a clock signal, a horizontal synchronous signal, and a vertical synchronous signal converted from a clock signal, a horizontal synchronous signal, a vertical synchronous signal synchronized with the input video signal at a three times or more transformation magnification. A video signal switching part 3 switches between an output signal of the frame memory part 1 and a black level fixed video signal based on a switching signal outputted from a switching signal generator 4 and outputs either of them. Then, a display period of one frame video is arbitrarily shorten.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP) (12) 公 開 特 許 公 報 (A) (11)特許出願公開番号
特開2002-215111
(P2002-215111A)
(43)公開日 平成14年 7 月31日 (2002. 7. 31)

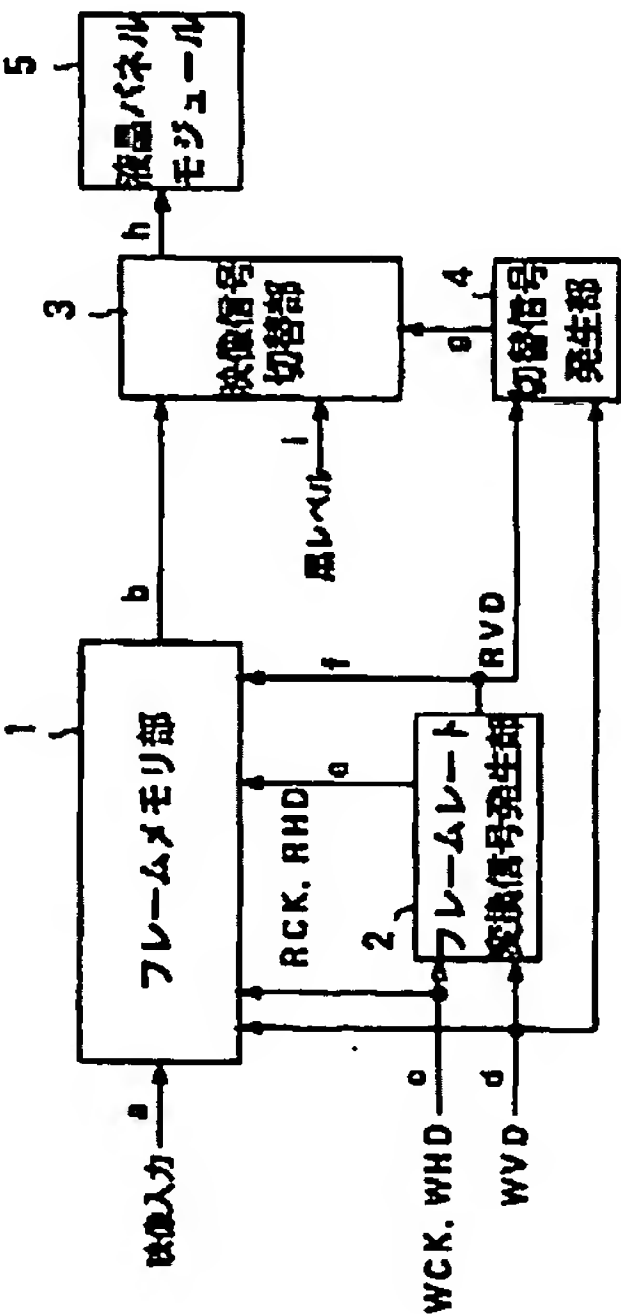
| | | | |
|-------------------------------------|-------|---------------|-------------------|
| (51)Int.Cl. | 識別記号 | F I | テーマコード(参考) |
| G 0 9 G 3/38 | | G 0 9 G 3/38 | 2 H 0 9 3 |
| G 0 2 F 1/133 | 5 7 0 | G 0 2 F 1/133 | 5 7 0 5 C 0 0 6 |
| G 0 9 G 3/20 | 6 3 1 | G 0 9 G 3/20 | 6 3 1 B 5 C 0 5 8 |
| | 6 4 1 | | 6 4 1 E 5 C 0 8 0 |
| | 6 6 0 | | 6 6 0 V |
| 審査請求 未請求 請求項の数 3 O L (全 5 頁) 最終頁に続く | | | |

| | | | |
|----------|----------------------------|---------|---------------------------------------------|
| (21)出願番号 | 特願2001-9667(P2001-9667) | (71)出願人 | 000005821 松下電器産業株式会社 大阪府門真市大字門真1008番地 |
| (22)出願日 | 平成13年 1 月18日 (2001. 1. 18) | (72)発明者 | 小笠原 勝一 大阪府門真市大字門真1008番地 松下電器 産業株式会社内 |
| | | (74)代理人 | 100084364 弁理士 岡本 宜喜 |

最終頁に続く

(54)【発明の名称】 映像表示装置

(57)【要約】
【課題】 ホールド型表示デバイスを用いた映像表示装置において、動画ボケが生じるのを解消すること。
【解決手段】 フレームメモリ部1は入力映像信号を1フレーム分記憶する。フレームレート変換信号発生部2は、入力映像信号に同期したクロック信号、水平同期信号、垂直同期信号とから、映像信号のフレームレートを3倍以上の変換倍率で変換したクロック信号、水平同期信号、垂直同期信号を夫々生成する。映像信号切替部3はフレームメモリ部1の出力信号と黒レベル固定の映像信号とを、切替信号発生部4から出力される切替信号に基づいて切り替えて出力する。そして1フレームの映像の表示期間を任意に短縮する。



【特許請求の範囲】

【請求項1】 入力映像信号をフレーム単位で記憶するフレームメモリ部と、

前記入力映像信号に同期したクロック信号、水平同期信号、垂直同期信号とから、映像信号のフレームレートを3倍以上の変換倍率で変換したクロック信号、水平同期信号、垂直同期信号を夫々生成するフレームレート変換信号発生部と、前記フレームメモリ部の出力信号と黒レベル固定の映像信号とを、切替信号に基づいて切り替えて出力する映像信号切替部と、

前記フレームレート変換信号発生部による変換フレームレート単位でオンオフする映像切替信号を、前記フレームレート変換信号発生部から出力される垂直同期信号と前記入力映像信号に同期した垂直同期信号とに基づいて生成し、前記映像信号切替部に与える切替信号発生部と、を具備することを特徴とする映像表示装置。

【請求項2】 前記切替信号発生部は、前記映像切替信号におけるフレーム単位にオン又はオフする状態を、外部から入力されるオンオフ制御信号により可変制御する機能が付加されたことを特徴とする請求項1記載の映像表示装置。

【請求項3】 前記映像信号切替部は、前記黒レベル固定の映像信号に代えて、前記フレームメモリ部の出力映像信号の振幅を制御するゲイン制御部の出力信号を入力することを特徴とする請求項1又は請求項2記載の映像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶パネルに代表されるホールド型表示デバイスを用いた映像表示装置に関するものである。

【0002】

【従来の技術】図5に液晶パネルモジュール5を用いた従来の映像表示装置の構成を示す。ホールド型表示デバイスは、入力映像信号aが与えられると、フレーム周期で各画素値をホールドし、映像を表示する。ホールド型表示デバイスの代表的なデバイスとして液晶パネルモジュールがある。ホールド型表示デバイスにおいては、映像を表示したとき各画素の表示輝度が映像の1フレーム期間中ほぼ一定値となる、即ち1フレーム中には画面がいわゆる「光ったまま」の状態となる。

【0003】これに対して、これまで映像表示に用いられてきたCRTにおいては、走査時に電子ビームが照射された蛍光体は瞬間的に発光するが、その後残光特性によってその輝度は減少する。このときの残光特性は、映像の1フレーム時間に対して十分短いものとなる。即ちCRTではインパルス的な応答を示し、1フレーム内で発光している時間は、ホールド型に比して十分短いといえる。

【0004】

【発明が解決しようとする課題】このようなホールド型デバイスの表示特性によれば、動画映像を表示する際には、動画ボケによる画質劣化が避けられない。このことの詳細は「ホールド型ディスプレイにおける動画表示の画質」栗田泰市郎、電子情報通信学会技報1999-06、pp. 55-60等に掲載されている。端的に言えば、ホールド型デバイスで表示された画像の動きを、視聴者の眼球が追うことによって、動画ボケが見えるというものである。これは、表示デバイスの応答速度を改善しても、その効果には限界がある。しかしながら、従来は、表示デバイス自体の応答速度を早める方向で取り組まれており、回路による効果的な改善はなされていない。

【0005】本発明は、このような従来の問題点に鑑みてなされたものであって、ホールド型表示デバイスを用いた映像表示装置において、動画ボケによる画質劣化を改善することを目的とする。

【0006】

【課題を解決するための手段】本願の請求項1の発明は、入力映像信号をフレーム単位で記憶するフレームメモリ部と、前記入力映像信号に同期したクロック信号、水平同期信号、垂直同期信号とから、映像信号のフレームレートを3倍以上の変換倍率で変換したクロック信号、水平同期信号、垂直同期信号を夫々生成するフレームレート変換信号発生部と、前記フレームメモリ部の出力信号と黒レベル固定の映像信号とを、切替信号に基づいて切り替えて出力する映像信号切替部と、前記フレームレート変換信号発生部による変換フレームレート単位でオンオフする映像切替信号を、前記フレームレート変換信号発生部から出力される垂直同期信号と前記入力映像信号に同期した垂直同期信号とに基づいて生成し、前記映像信号切替部に与える切替信号発生部と、を具備することを特徴とするものである。

【0007】本願の請求項2の発明は、請求項1の映像表示装置において、前記切替信号発生部は、前記映像切替信号におけるフレーム単位にオン又はオフする状態を、外部から入力されるオンオフ制御信号により可変制御する機能が付加されたことを特徴とするものである。

【0008】本願の請求項3の発明は、請求項1又は請求項2の映像表示装置において、前記映像信号切替部は、前記黒レベル固定の映像信号に代えて、前記フレームメモリ部の出力映像信号の振幅を制御するゲイン制御部の出力信号を入力することを特徴とするものである。

【0009】

【発明の実施の形態】以下、本発明の実施の形態における映像表示装置について、図面を参照しつつ説明する。

【0010】（実施の形態1）図1は本発明の実施の形態1における映像表示装置の構成図である。図1のフレームメモリ部1は、外部から入力された映像信号aをフレーム単位、例えば1フレーム分記憶するフレームメモ

りである。フレームレート変換信号発生部2は映像信号aに同期したクロックWCK、水平同期信号WHD、垂直同期信号WVDを元にフレームレートを変換し、その結果、変換されたクロックRCK、水平同期信号RHD、垂直同期信号RVDを夫々生成する回路である。映像信号切替部3は、フレームメモリ部1からの出力映像信号bと黒レベル映像信号lとを、切替信号gに基づいて切り替えて出力する回路である。切替信号発生部4は、水平同期信号WHDと垂直同期信号RVDとを入力し、映像信号切替部3に対する切替信号gを生成する回路である。

【0011】このような構成の映像表示装置の動作について説明する。外部から与えられた映像信号aは、フレームメモリ部1においてクロックWCK、水平同期信号WHD、垂直同期信号WVDが書き込み側のクロックとして用いられ、1フレーム分フレームメモリ部1に書き込まれる。フレームレート変換信号発生部2では、クロックWCK、水平同期信号WHD、垂直同期信号WVDを元に、映像信号aのフレームレートを変換倍率m（mは3以上の自然数で、奇数が望ましい）で変換し、そのフレームレートに整合したクロックRCK、水平同期信号RHD、垂直同期信号WVDを生成し、これらのクロック及び信号を用いてフレームメモリ部1からフレームレートの異なる映像信号を読み出す。入力映像信号aのフレーム期間をTとし、出力映像信号のフレーム期間をtとすると、 $t = T/m$ となる。

【0012】このフレームレート変換の様子を図2に示す。図2の(1)は映像信号aの2つの連続するフレーム（フレーム1、フレーム2）を示している。フレームメモリ部1の出力映像信号bは図2(2)に示すように、映像信号aのフレームレートを例えば3倍に変換したものである。但しフレーム番号は1フレーム数だけずれて出力される。

【0013】次に切替信号発生部4では、図2(4)に示すように垂直同期信号RVD及びWVDから、フレームレートが3倍に変換されたフレームに同期し、且つ変換フレーム単位でオン又はオフになる切替信号gを生成する。図2(4)に示した例では、フレームレートが3倍に変換された3つのフレームのうち、第1と第2のフレームがHレベル、第3フレームがLレベルになる。

【0014】このような切替信号gによって、映像信号切替部3において、切替信号gがHレベルのときにはフレームメモリ部1の出力映像信号bが、Lレベルのときには黒レベル映像信号lが選択される。その結果、映像信号切替部3の出力信号hは、図2(3)に示すように、3フレーム t_1 、 t_2 、 t_3 の内、2つのフレーム t_1 、 t_2 では映像信号aと同じ内容の信号が液晶パネルモジュール5に送られ、残り1つのフレーム t_3 では黒レベルの映像信号が送られる。即ち、液晶パネルモジュール5においては2フレーム期間（2t）は映像が表

示され、1フレーム期間（1t）は映像が消去されて全黒画面が表示される。

【0015】このように従来は、映像信号aの1フレーム期間T中は表示状態が継続していたことにより発生した動画ボケを、上記構成により1フレームの3分の2期間（ $2T/3$ ）に短縮することで、動画ボケを改善することができる。尚、表示するフレームは、1フレーム期間tでもよい。また表示するフレーム位置は3つのフレーム t_1 、 t_2 、 t_3 内であればどこでもよい。またこのフレームレートの変換倍率mは例として3としたが、3以上であればよい。その場合は偶数倍のフレームレート変換も考えられる。

【0016】しかし、液晶パネルモジュール5を表示デバイスとして使用する場合、従来から知られているように液晶パネルは交流駆動する必要がある。これは通常、フレームごとに駆動極性を反転させることで実現される。従って、例えばフレームレートを2倍に変換した場合は、奇数又は偶数番目のフレームのいずれか一方が常に消去画面側になり、他方は常に映像表示側になり、焼きつきの原因となる。これを回避するには、液晶パネルモジュール5側での駆動方式を変更する必要がある。従来の液晶パネルモジュールは使用できず特別な液晶パネルモジュールしか使えなくなる。従って変換倍率mは奇数値であることが好ましい。

【0017】（実施の形態2）次に本発明の実施の形態2における映像表示装置について説明する。図3は本実施の形態における映像表示装置の構成図であり、実施の形態1と同一部分は同一の符号を付けて説明を省略する。この映像表示装置は、図1に示すものと同様に、フレームメモリ部1、フレームレート変換信号発生部2、映像信号切替部3、切替信号発生部4A、液晶パネルモジュール5を含んで構成される。切替信号発生部4Aは、図1に示す切替信号発生部4と異なり、オンオフ制御信号Jによって切替信号gにおけるオンオフするフレーム位置を可変することができる。

【0018】このような構成の映像表示装置の動作について、実施の形態1と異なる部分について説明する。図2の例で説明すると、オンオフ制御信号Jは、フレームレートを3倍に変換したことによって得られる3つのフレーム t_1 、 t_2 、 t_3 に対して、各々独立にオン又はオフに設定する信号である。切替信号発生部4Aは、このオンオフ制御信号Jを受けて、対応するフレームをオン又はオフに設定する切替信号gを発生する。例えばフレーム t_1 をオンにし、フレーム t_2 、 t_3 をオフにすることもできる。この結果、液晶パネルモジュール5の応答特性に合わせて動画ボケ改善効果を制御することが可能となる。

【0019】（実施の形態3）次に本発明の実施の形態3における映像表示装置について説明する。図4は本実施の形態における映像表示装置の構成図であり、実施の

形態1と同一部分は同一の符号を付けて説明を省略する。この映像表示装置は、フレームメモリ部1、フレームレート変換信号発生部2、映像信号切替部3、切替信号発生部4、ゲイン制御部16、液晶パネルモジュール5を含んで構成される。ゲイン制御部16は、フレームメモリ部1の出力映像信号bの振幅を制御し、その結果を映像信号切替部3に与える回路である。

【0020】このような構成の映像表示装置の動作について、実施の形態1と異なる部分について説明する。実施の形態1においては、映像信号切替部3への2つの入力信号の一方は黒レベル映像信号であった。この場合は液晶パネルモジュール5においては、特定のフレーム t_i (i は自然数)で消去画面が表示されるが、本実施の形態では元の映像信号の振幅がゲイン制御部16によって制御されて切り替えられる。その結果、消去画面は特定のフレーム t_i で表示されなくなる。このように制御することで、消去画面を表示したときに生じる輝度の劣化を防ぐことができる。但しその場合は当然、動画ボケの改善効果は下がるが、明るさと動画ボケの妥協点を液晶パネルモジュール5の両特性に応じて見い出すことができる。

【0021】

【発明の効果】以上のように本発明によれば、ホールド型表示デバイスによる動画ボケを、表示デバイスに手を加えることなしに映像信号処理によって改善できるという顕著な効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における映像表示装置の構成図である。

【図2】本発明の各実施の形態の動作を示すフレームレート変換の説明図である。

【図3】本発明の実施の形態2における映像表示装置の構成図である。

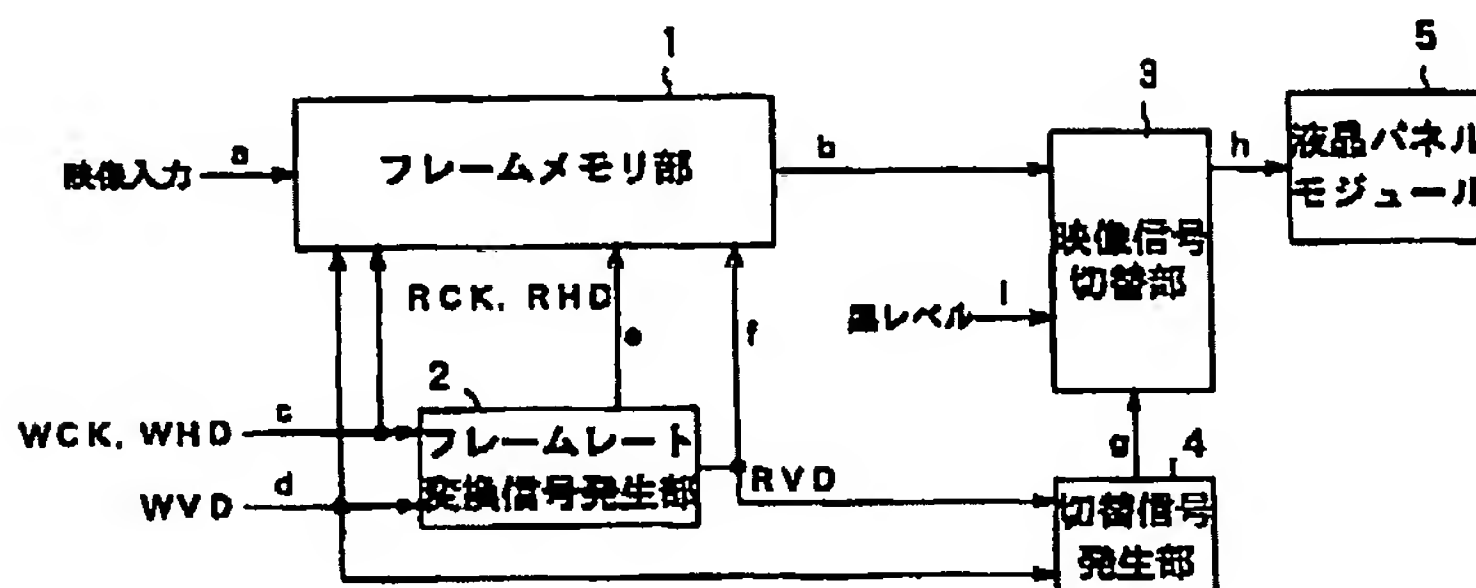
【図4】本発明の実施の形態3における映像表示装置の構成図である。

【図5】従来の映像表示装置の構成図である。

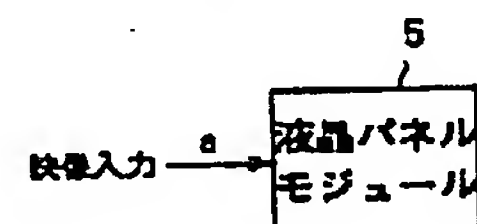
【符号の説明】

- 1 フレームメモリ部
- 2 フレームレート変換信号発生部
- 3 映像信号切替部
- 4, 4A 切替信号発生部
- 5 液晶パネルモジュール
- 16 ゲイン制御部

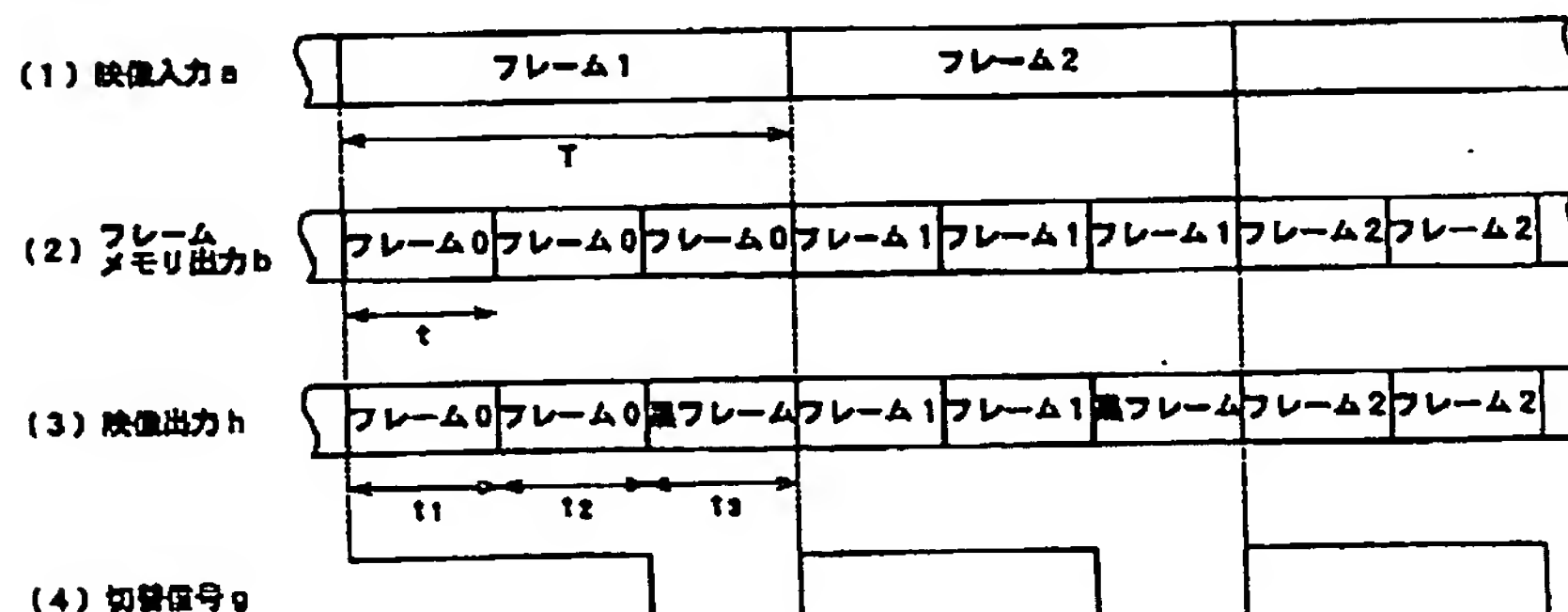
【図1】



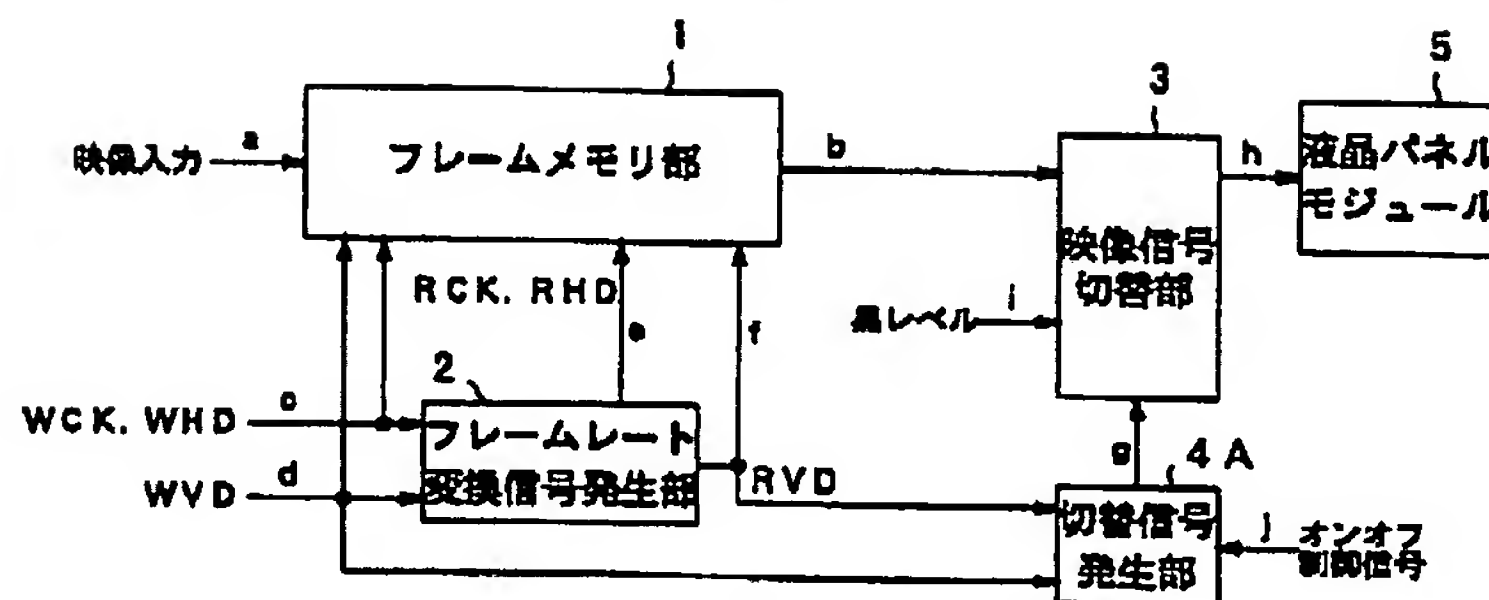
【図5】



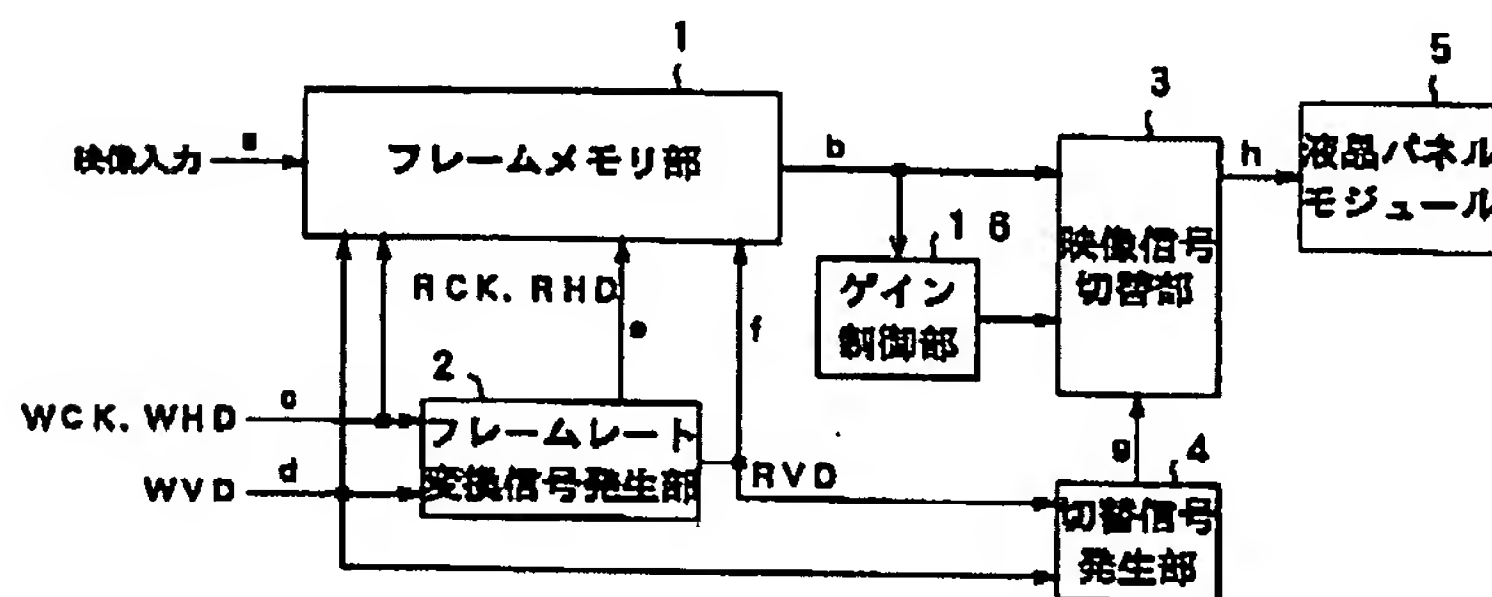
【図2】



【図3】



【図4】



フロントページの続き

(51) Int. Cl. 7

H04N 5/66

識別記号

102

F I

H04N 5/66

ターコード (参考)

102B

Fターム (参考) 2H093 NC29 ND60

5C006 AA01 AC22 AF03 AF04 AF05

AF23 AF59 BB11 BC03 BC11

BF02 FA04 FA12 FA29

5C058 AA06 BA04 BA35 BB06 BB13

BB18

5C080 AA10 BB05 DD01 DD30 EE19

FF09 GG12 JJ02 JJ04